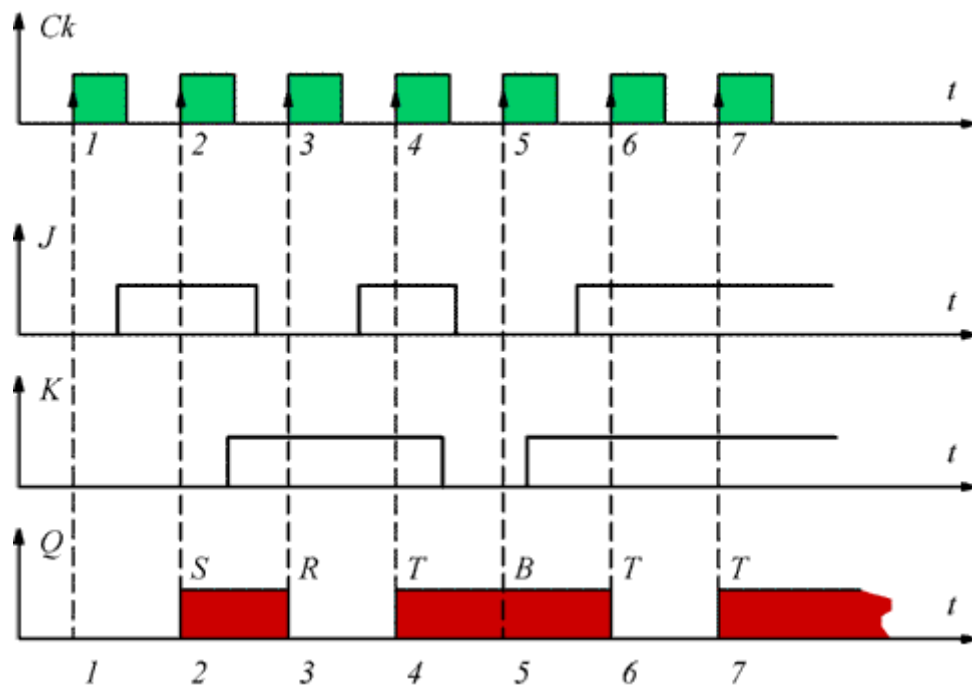
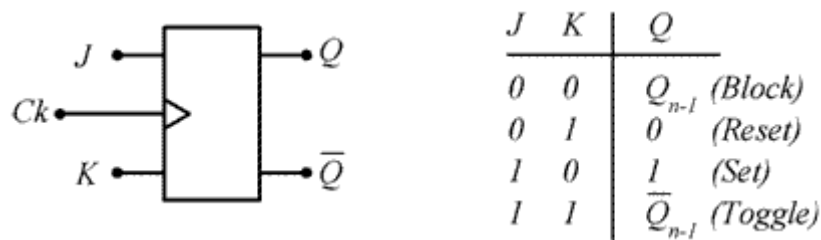


Flip-Flop JK edge-triggered

È la forma più comune di memoria in grado di immagazzinare un bit. Possiede due stati stabili che si mantengono indefinitivamente nel tempo se non intervengono cause esterne a modificarli, per tale ragione il flip-flop è classificato come dispositivo bistabile.

In genere nei sistemi digitali, le operazioni vengono eseguite sotto il controllo di un generatore di onda quadra a frequenza fissa (dispositivo astabile) con duty cycle del 50% (rapporto ON/OFF) detto clock. Si parla così, di clocked logic o logica temporizzata. Il compito del clock è quello di controllare la temporizzazione dei dispositivi logici e di regolarne la velocità di esecuzione oltre a quello di sincronizzare tutte le operazioni del sistema digitale.



Il nome edge-triggered sta a significare che le eventuali commutazioni possono verificarsi solo in presenza del segnale di clock, in particolare, in corrispondenza dei fronti di salita oppure dei fronti di discesa di tale segnale.

Nell'esempio in alto è riportato il principio di funzionamento di un FF-JK a logica positiva (commutazioni sui fronti di salita del clock). Come si nota se:

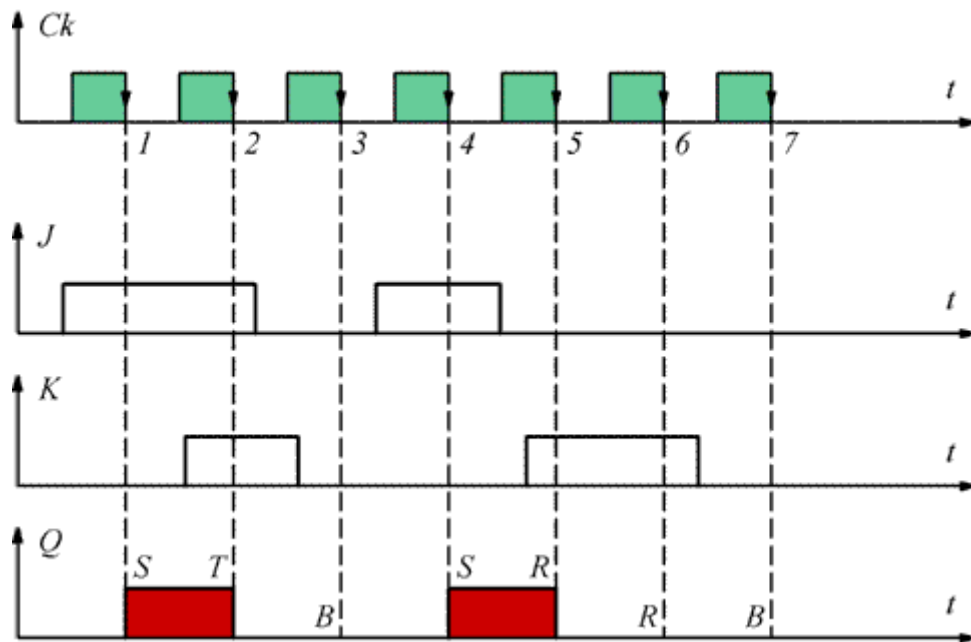
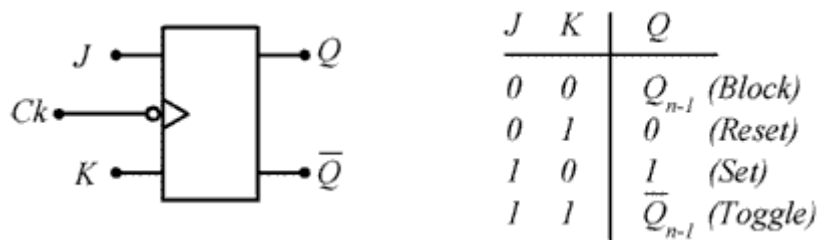
$J=1$ e $K=0$ si ha $Q=1$ ed è la condizione di SET

$J=0$ e $K=1$ si ha $Q=0$ ed è la condizione di RESET

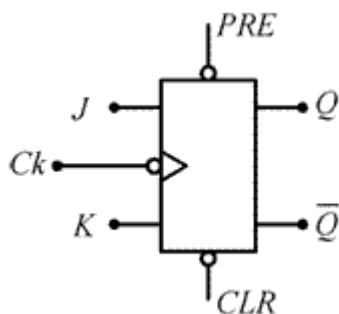
$J=0$ e $K=0$ l'uscita Q riconferma lo stato in cui si trovava l'uscita prima del fronte di salita dell'impulso di clock, ed è la condizione di BLOCK

$J=1$ e $K=1$ l'uscita Q commuta rispetto allo stato in cui si trovava l'uscita prima del fronte di salita dell'impulso di clock, ed è la condizione di TOGGLE (commutazione rispetto allo stato precedente)

qui sotto è riportato un FF-JK a logica negativa che commuta solo in corrispondenza dei fronti di discesa dell'impulso di clock. Che si tratti di un FF a logica negativa lo si riconosce dal pallino (di negazione) all'ingresso di clock.



Vengono definiti ingressi sincroni, gli ingressi che hanno il controllo diretto dell'uscita del bistabile quando è presente il clock, cioè gli ingressi J e K .



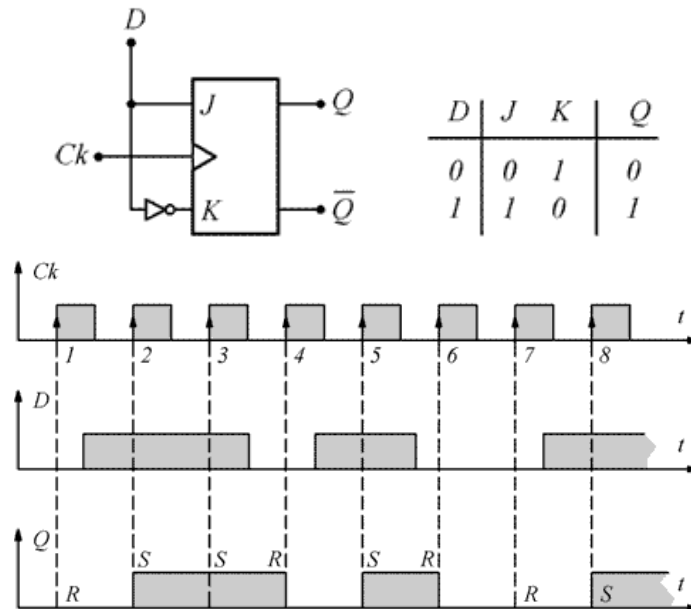
Sono detti ingressi asincroni eventuali ingressi in aggiunta a quelli sincroni. Questi ingressi sono in grado di influenzare le uscite del FF indipendentemente dalla presenza o meno del segnale di clock.

Si tratta degli ingressi di CLEAR e di PRESET, in grado di porre, rispettivamente, a 0 e a 1 l'uscita Q indipendentemente dagli ingressi JK e dal clock.

Flip-Flop D

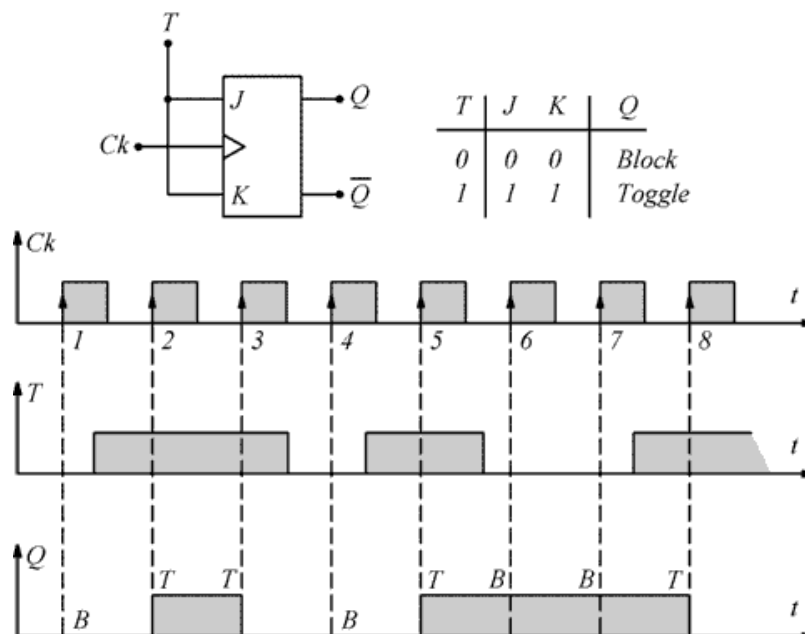
Deve essere osservata l'equazione $D = J = \bar{K}$.

Osservando la tabella degli stati, si nota come l'uscita Q cambia stato e assume lo stato logico presente all'ingresso D solo durante gli impulsi di clock (fronti di salita o di discesa a seconda che sia a logica positiva o negativa).



Flip-Flop T

Componente particolarmente usato per la costituzione di contatori si ottiene ponendo $T=J=K$. In pratica, il FF commuta rispetto allo stato precedente se l'ingresso $T=1$ altrimenti, riconferma lo stato logico precedente se $T=0$.



Reti sequenziali

Viene definita rete sequenziale ogni rete logica le cui uscite ad un certo istante non dipendono solo dai valori assunti dagli ingressi in quell'istante, ma anche da quelli precedenti all'istante considerato. Una rete è sequenziale solo se possiede elementi di memoria (ad esempio flip-flop) elementi cioè in grado di ricordare precedenti stati logici degli ingressi

Contatori

I contatori sono dispositivi realizzati con flip-flop e porte logiche, in grado di cambiare stato in una ben definita sequenza dopo la ricezione di appropriati segnali di ingresso.

L'uscita o le uscite del contatore indicano il numero degli impulsi che sono stati applicati all'ingresso .

Viene definito binario un contatore in grado di contare 2^n impulsi con n il numero di flip-flop utilizzati, la cui uscita indica in valore binario il numero degli impulsi entrati.

Si definisce contatore a decadi o decimale un analogo dispositivo capace di contare in sequenza binaria da zero fino a nove per poi ricominciare da capo.

Per modulo di un contatore infine, si intende il numero degli stati diversi che esso assume prima di ripetersi. Ad esempio un contatore binario a tre bit a modulo otto, mentre uno a decadi modulo dieci etc.

Contatori asincroni

Un contatore è detto asincrono quando l'impulso comanda solo il primo flip flop della serie è l'uscita di ogni flip flop comanda l'ingresso di clock del successivo.

Le commutazioni dei flip flop avvengono quindi sequenzialmente.

Contatore binario asincrono

E' il contatore di più facile realizzazione in genere formato dalla connessione di più flip flop, ad un solo ingresso, di solito JK usati come T, disposti in modo tale da poter effettuare il conteggio cambiando di stato ogni qualvolta giunge al suo ingresso un impulso.

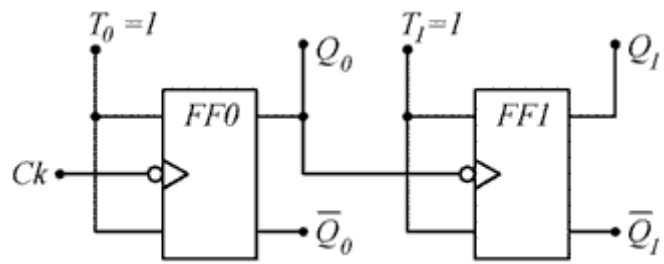
Lo stato logico delle uscite istante per istante fornisce sotto forma binaria il numero degli impulsi entrati nel contatore. Il numero dei flip flop necessari per realizzare il contatore dipende dalla quantità degli impulsi da contare prima che esso ritorni allo stato iniziale, essendo il funzionamento ciclico.

Se si volesse ad esempio realizzare un contatore modulo trentadue capace cioè di contare 31 impulsi per poi ritornare allo stato iniziale con il trentaduesimo, debbono essere utilizzati cinque flip flop in grado di fornire $2^5 = 32$ diverse configurazioni di uscita (ogni flip flop può assumere due stati diversi) ciascuna delle quali può essere associata ad uno stato logico del contatore.

In definitiva se K sono gli impulsi da contare, compreso quello di riporto allo stato iniziale, si ha che: $2^n = K$ con n numero dei flip flop necessari per poter effettuare il conteggio.

Contatore binario asincrono modulo 4

T	J	K	Q
0	0	0	Block
1	1	1	Toggle



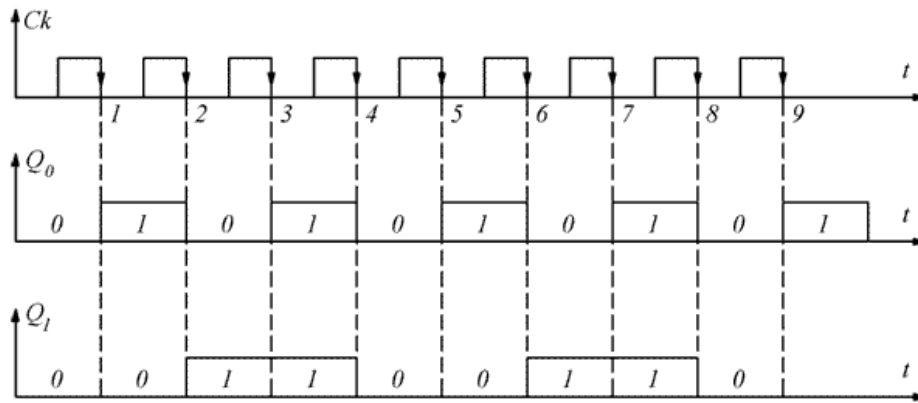
I due flip flop usati, sono sufficienti per ottenere quattro combinazioni diverse che rappresentano i quattro stati del contatore.

Poiché le quattro combinazioni 00 01 10 11 sono la rappresentazione dei primi quattro numeri del sistema binario le uscite dei flip flop sono anche le uscite del contatore .

Per il funzionamento del dispositivo gli ingressi J e K debbono essere collegati allo stato logico 1, infatti soltanto in questo stato le uscite commutano ad ogni impulso inviato all'ingresso di clock (J=K=1=toggle).

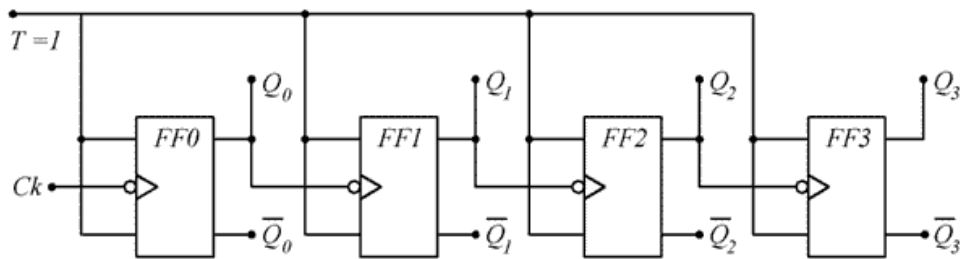
Il contatore grazie agli ingressi asincroni di clear può essere forzato a partire dalla condizione $Q_1=Q_2=0$ (azzeramento del contatore).

Esaminando il disegno si nota che l'uscita Q_1 del primo flip flop si comporta da clock per il secondo. Qui sotto riportiamo la sequenza di conteggio :

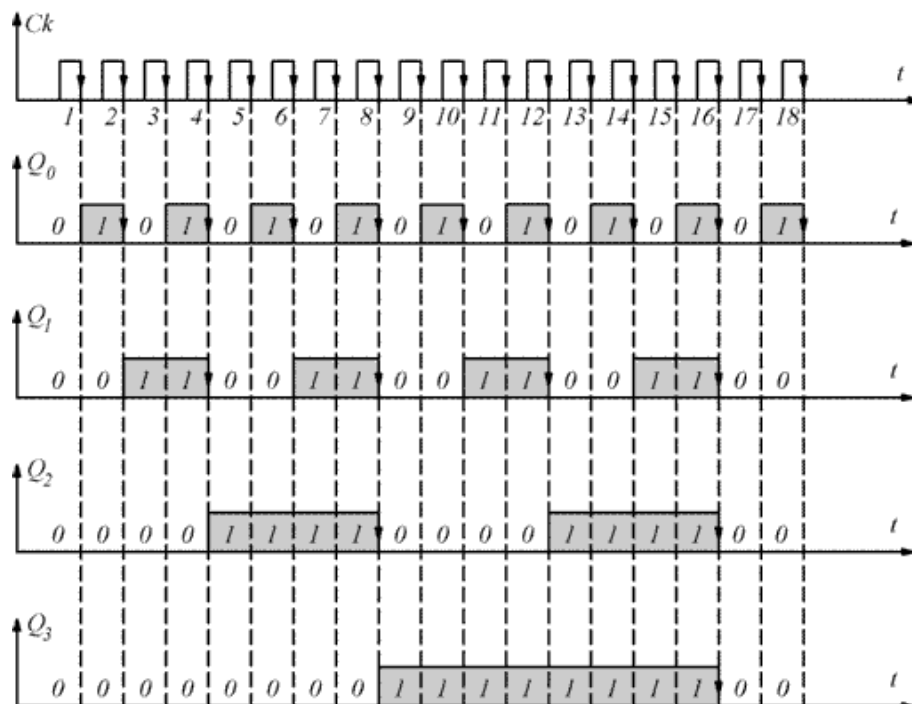


Contatore binario asincrono modulo 16

Lo schema di questo contatore è del tutto simile a quello modulo 4; differisce da quest'ultimo solo per il maggior numero di flip flop usati: 4 anziché 2.



Osservando l'evoluzione delle uscite Q:

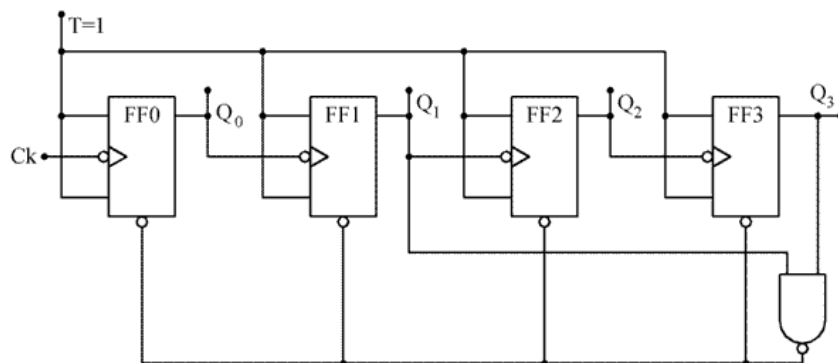


rappresentando in forma tabellare la sequenza, considerando Q_0 il bit meno significativo (LSB: least significant bit) e Q_3 il bit più significativo (MSB: most significant bit):

Q_3	Q_2	Q_1	Q_0	DEC
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15
0	0	0	0	16

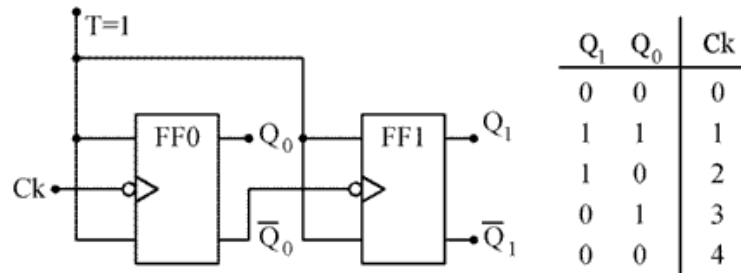
Contatore asincrono modulo 10

In questo contatore alle cifre decimali che vanno da 0 a 9 sono fatti corrispondere valori binari assunti dalle uscite dei quattro flip flop; mentre le sei combinazioni in eccesso 1010, 1011, 1100, 1101, 1110, 1111 non vengono usate. Si utilizza un contatore a modulo 16 modificato, in modo da poter ritornare a 0 al decimo impulso di conteggio. Ciò può essere ottenuto collegando una porta logica NAND al contatore in modo che quando agli ingressi della porta sono presenti simultaneamente gli stati logici alti prelevati dalle uscite Q_4 e Q_2 dei flip flop (ciò accade solo per la combinazione 1010) la sua uscita va ad attivare la linea di clear azzerando il contatore.

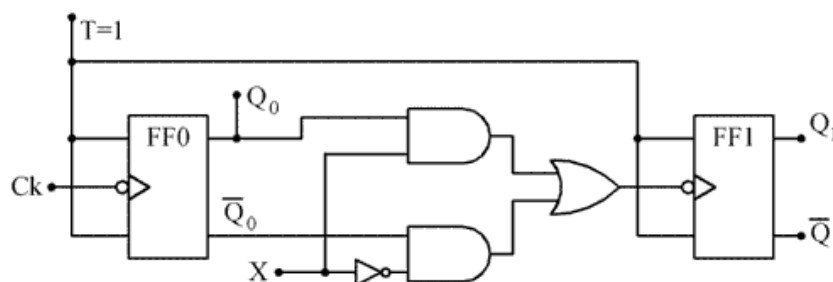


Contatore binario asincrono all'indietro (down counter)

Decrementa la quantità immagazzinata di una unità per ogni impulso di clock applicato. Può essere ottenuto con FF-T a logica negativa dove ogni FF successivo riceve il clock dal FF precedente proveniente dall'uscita \bar{Q} di quest'ultimo; oppure con FF-T a logica positiva dove ogni FF successivo riceve il clock dal FF precedente proveniente dall'uscita diretta Q di quest'ultimo.



sfruttando questo principio è possibile implementare contatori di tipo up-down; ad esempio qui sotto è riportato un contatore up-down a modulo 4.



Ad FF1 viene applicato un impulso di clock pari a $Ck = XQ_0 + \bar{X}\bar{Q}_0$ quindi se $X=1$ il contatore conta in avanti, altrimenti conta all'indietro.